# Жүйелерді FPGA негізінде жобалау

## **Дәріс 8:** FPGA жадысы, интерфейстері және перифериялық құрылғылары

ДӘРІСКЕР: PhD, доцент м.а.
Сқабылов Әлішер Әлиұлы

# Дәрістің мақсаты:

FPGA құрылғыларындағы жад ресурстарының негізгі түрлерін, олардың қолданылу ерекшеліктерін, сондай-ақ FPGA-ның сыртқы құрылғылармен ақпарат алмасуын қамтамасыз ететін интерфейстер мен перифериялық құрылғыларды қарастыру.

# FPGA жады ресурстарының негізгі түрлері

FPGA жүйесінде жад *деректерді уақытша сақтау*, *есептеу нәтижелерін жинақтау* және *сыртқы құрылғылардан келетін ақпаратты өңдеуге* дайындау үшін қолданылады.

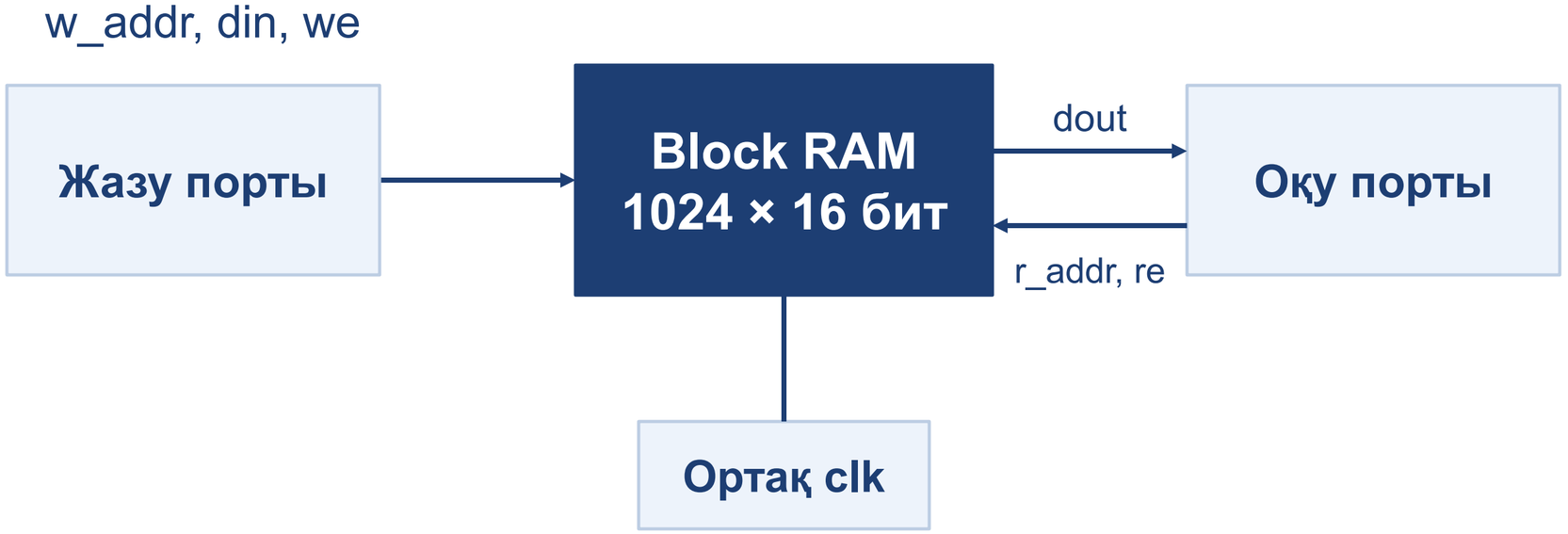
**Негізгі жад түрлері:**

- **Регистрлер** — аз көлемдегі деректерді жылдам сақтау үшін қолданылады.
- **Distributed RAM** — LUT ресурстары негізінде ұйымдастырылатын шағын жад.
- **Block RAM** (BRAM) — деректер массивтерін, буферлерді және FIFO құрылымдарын сақтауға арналған арнайы жад.
- **RAM** — деректерді оқу және жазу үшін қолданылады.
- **ROM** — алдын ала анықталған ақпаратты сақтауға арналған жад.

Жад таңдау кезінде оның көлемі, деректер ені, оқу-жазу мүмкіндіктері және қол жеткізу жылдамдығы ескеріледі.

# BRAM порттары және жад көлемі

Бір жазу порты және бір оқу порты бар жад




**Сыйымдылық**

1024 × 16 бит
= 16 384 бит
= 2 КиБ

**Адрес ені**
**$\log_2(1024) = 10$ бит**

Оқу мен жазу такт бойынша орындалады. Сұлбада оқу адресі мен рұқсат сигналы портқа беріледі, ал оқылған сөз dout шығысына шығады.

# FIFO және буферлік құрылымдар

**FIFO** (First In, First Out) — бірінші жазылған дерек бірінші оқылатын буферлік жад құрылымы. Ол деректерді әртүрлі жылдамдықпен өңдейтін модульдер арасындағы ақпарат алмасуды ұйымдастыруға көмектеседі.




**FIFO-ның негізгі операциялары** — деректерді жазу және оқу. Оның бос немесе толы күйін көрсететін сигналдары болуы мүмкін. Буфер деректерді уақытша сақтайды. *Мысалы*, сыртқы интерфейстен ақпарат жылдам келіп, оны өңдеу блогы баяуырақ қабылдаса, FIFO деректерді уақытша жинақтайды. Бұл деректер ағынын реттеуге және ақпараттың жоғалу қаупін азайтуға мүмкіндік береді.

# Әртүрлі тактілік домендердегі FIFO

Асинхронды FIFO деректерді екі тәуелсіз тактілік домен арасында тасымалдайды.




**full = 1**

FIFO толы. Жазу блогы жаңа сөзді жіберуді тоқтатады.

**empty = 1**

FIFO бос. Оқу блогы келесі сөзді күтеді.

Кіріс ағыны ұзақ уақыт бойы шығыс ағынынан жылдам болса, FIFO толады.

# GPIO және UART интерфейстері

**GPIO** (General-Purpose Input/Output) — қарапайым цифрлық сигналдарды қабылдау және шығару үшін қолданылатын желілер. GPIO арқылы батырманың күйін оқуға немесе LED жарығын басқаруға болады.

**UART** (Universal Asynchronous Receiver-Transmitter) — ортақ тактілік желісінсіз асинхронды сериялық деректер алмасуды қамтамасыз ететін интерфейс.

*UART-тың негізгі сигналдары:*

- TX — деректерді жіберу.
- RX — деректерді қабылдау.

Деректер биттер тізбегі түрінде жіберіледі. Әдетте пакет құрамында бастапқы бит, деректер биттері және аяқтау биті болады; кейбір конфигурацияларда паритет биті де пайдаланылады.

UART FPGA-ны компьютермен байланыстыруға, басқару командаларын қабылдауға және диагностикалық ақпаратты жіберуге мүмкіндік береді.

# UART 8N1 кадрының уақыт диаграммасы

Мысал ретінде 0x53 байты жіберіледі. Ең кіші разряд (D0) бірінші беріледі.




1 бастау биті + 8 дерек биті + 1 тоқтау биті = 10 бит. Паритет қолданылмайды.

**115 200 бод кезінде бір бит шамамен 8,68 мкс, бір кадр 86,8 мкс созылады.**

# SPI және I²C интерфейстері

**SPI** (Serial Peripheral Interface) — тактілік сигналмен жұмыс істейтін синхронды сериялық интерфейс. Ол деректерді жіберу, қабылдау, тактілік синхрондау және құрылғыны таңдау сигналдарын пайдаланады. SPI датчиктермен және сыртқы жад микросхемаларымен байланысуға қолданылады.

**I²C** (Inter-Integrated Circuit) — екі негізгі сигнал желісіне негізделген синхронды интерфейс:

- SDA — деректер желісі.
- SCL — тактілік сигнал желісі.

I²C бір шинаға бірнеше құрылғыны қосуға және оларды адрес арқылы таңдауға мүмкіндік береді.

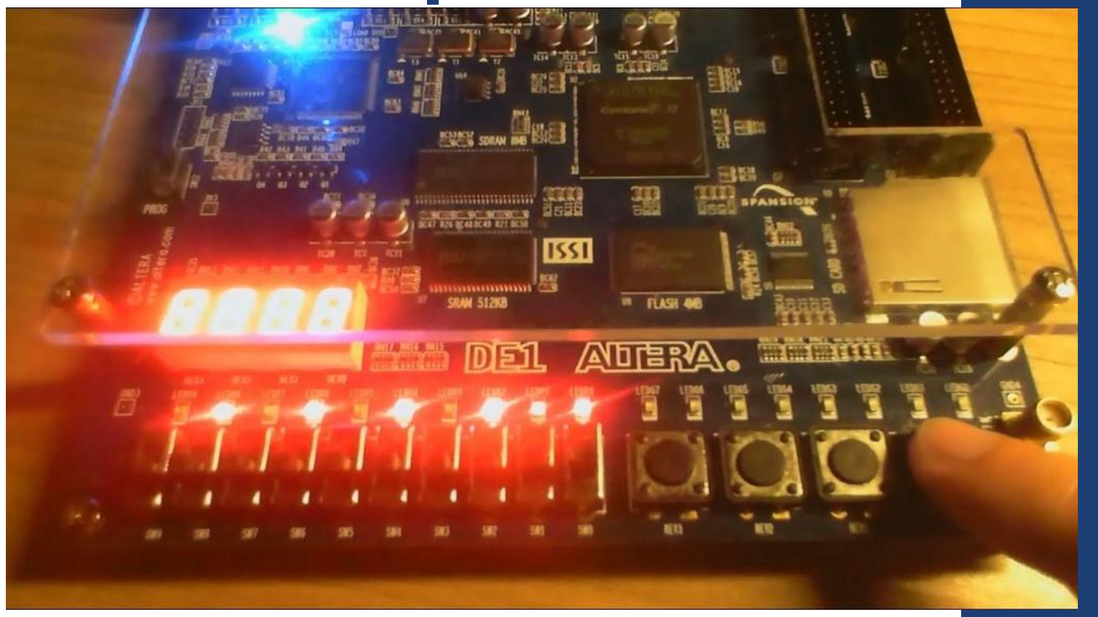
**Негізгі айырмашылығы:** SPI бірнеше сигнал желісін пайдаланып, жылдам деректер алмасуға қолайлы. I²C екі негізгі желі арқылы бірнеше перифериялық құрылғымен байланыс орнатуға мүмкіндік береді. Интерфейс таңдау құрылғының талаптары мен жобаның қажеттілігіне байланысты.

# SPI мен I²C интерфейстерін таңдау

| Сипаттама | SPI (4 сымды) | I²C |
|---|---|---|
| **Сигналдар** | SCLK, MOSI, MISO, CS | SCL, SDA |
| **Құрылғыны таңдау** | Әдетте әр құрылғыға жеке CS | Ортақ шинадағы 7 биттік адрес |
| **Баптау** | CPOL/CPHA режимі және SCLK жиілігі | SDA мен SCL желілерінде pull-up резисторлары |
| **Қолдану мысалы** | Сыртқы Flash жадын оқу | Бір шинадағы бірнеше датчикті оқу |

I²C-дің Standard-mode режимінде SCL жиілігі 100 кГц-ке дейін жетеді.

# Перифериялық құрылғылар және FPGA жүйесіндегі деректер ағыны




FPGA жүйесіне LED, батырмалар, дисплейлер, температура және жарық датчиктері, сыртқы жад және қозғалтқыш контроллері сияқты перифериялық құрылғылар қосылуы мүмкін.

Құрылғылармен жұмыс істегенде электрлік деңгейлерді, сигнал бағытын, деректер форматын және байланыс протоколын ескеру қажет. Сонымен қатар HDL-дегі сигналдарды физикалық FPGA pin-дерімен сәйкестендіру керек.

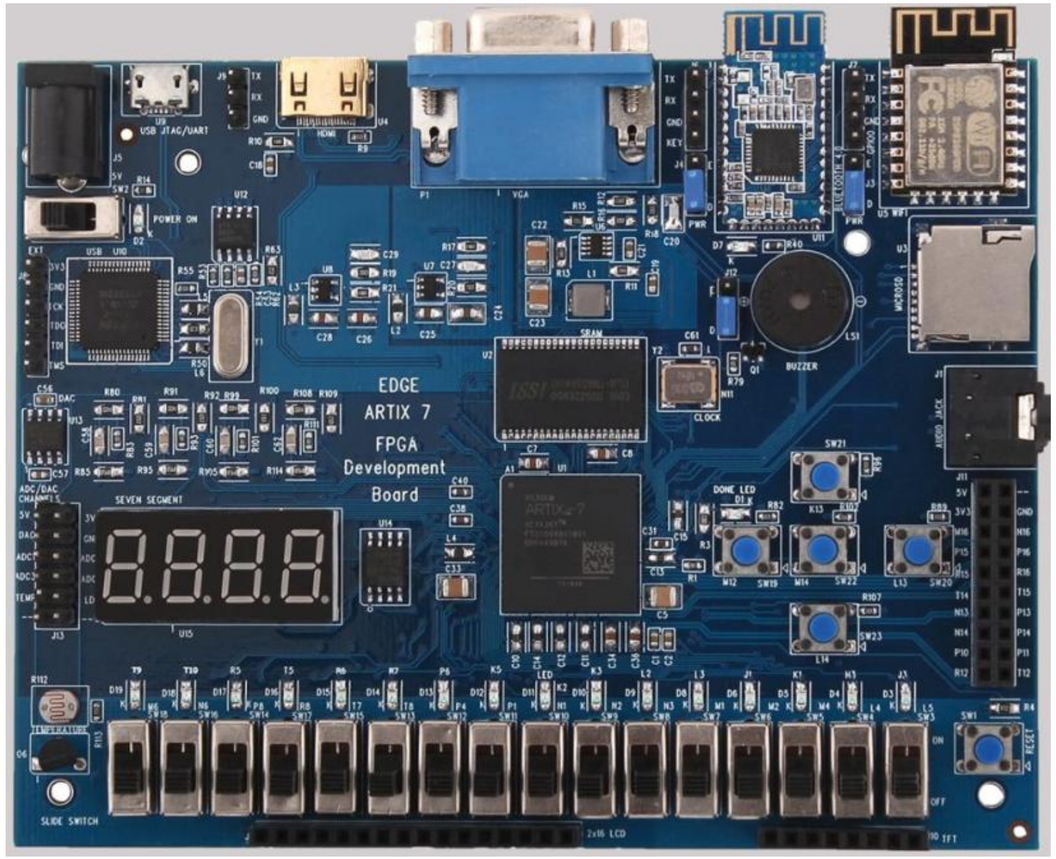
Жад пен интерфейстердің өзара байланысын төмендегідей көрсетуге болады:

**Периферия → Интерфейс → Жад/Буфер → Өңдеу модулі → Интерфейс → Сыртқы құрылғы**

Мысалы, температура датчигінен SPI немесе $I^2C$ арқылы деректер алынып, жадқа сақталады. Өңдеу модулі температура мәндерін есептейді, ал нәтиже UART арқылы компьютерге жіберіледі.

Бұл жүйеде интерфейс деректерді қабылдайды және жібереді, жад ақпаратты сақтайды, ал өңдеу модулі қажетті операцияларды орындайды.

# FPGA тақшасындағы периферия




EDGE Artix-7 оқу тақшасы

**GPIO кірістері**

FPGA ауыстырып-қосқыштардың күйін кіріс порттары арқылы оқиды.

**GPIO шығыстары**

FPGA LED индикаторлары мен 7 сегментті дисплейді шығыс порттары арқылы басқарады.

**Vivado-дағы XDC файлы**

PACKAGE_PIN логикалық портты FPGA түйреуішіне бекітеді. IOSTANDARD электрлік стандартты белгілейді.

# Практикалық мысал. Температураны тіркеу

FPGA датчиктен температура мәнін оқиды және оны компьютерге жібереді.




## Датчиктен оқу

ADD0 жерге қосылса, датчик адресі 0x48 болады. Контроллер 0x00 регистрінен екі байт оқиды.

## Нәтижені көрсету

Өңдеу модулі мәнді °C түрінде мәтінге айналдырады. Терминалға, мысалы, «24.5 C» жолы түседі.

# Білімді бекітуге арналған сұрақтар:

1. FPGA жүйесінде жад қандай мақсатта қолданылады?
2. Distributed RAM мен Block RAM арасындағы айырмашылық қандай?
3. RAM мен ROM қандай міндеттер атқарады?
4. FIFO құрылымының жұмыс принципі қандай?
5. GPIO желілері не үшін қолданылады?
6. UART интерфейсіндегі TX және RX сигналдарының қызметі қандай?
7. SPI интерфейсінің негізгі ерекшеліктері қандай?
8. I²C интерфейсінде SDA және SCL сигналдары қандай қызмет атқарады?
9. SPI мен I²C интерфейстерінің айырмашылығы неде?
10. FPGA жад, интерфейс және перифериялық құрылғыларды қалай байланыстырады?

# Әдебиеттер тізімі:


1. Brown S., Vranesic Z. Fundamentals of Digital Logic with Verilog Design. McGraw-Hill.
2. Harris D., Harris S. Digital Design and Computer Architecture. Morgan Kaufmann.
3. Chu P. P. FPGA Prototyping by Verilog Examples. Wiley.
4. Wakerly J. F. Digital Design: Principles and Practices. Pearson.
5. Roth C. H., Kinney L. L. Fundamentals of Logic Design. Cengage Learning.
6. AMD. Vivado Design Suite User Guide: Synthesis. AMD Documentation.
7. AMD. 7 Series FPGAs Memory Resources. AMD Documentation.
8. AMD. UltraScale Architecture Memory Resources. AMD Documentation.
9. NXP Semiconductors. UM10204 I²C-bus specification and user manual.
10. Motorola Semiconductor. SPI Block Guide.